

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2001年3月15日 (15.03.2001)

PCT

(10) 国際公開番号
WO 01/18872 A1

(51) 国際特許分類: H01L 29/16, 29/47, 29/78, C30B 29/36

(21) 国際出願番号: PCT/JP00/06055

(22) 国際出願日: 2000年9月6日 (06.09.2000)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願平11/253152 1999年9月7日 (07.09.1999) JP

(71) 出願人 (米国を除く全ての指定国について): 株式会社 シクソン (SIXON INC.) [JP/JP]; 〒606-0841 京都府京都市左京区下鴨南芝町51-1-301 Kyoto (JP). 関西電力株式会社 (KANSAI ELECTRIC POWER C.C., INC.) [JP/JP]; 〒530-8270 大阪府大阪市北区中之島3-3-22 Osaka (JP). 三菱商事株式会社 (MITSUBISHI CORPORATION) [JP/JP]; 〒100-8086 東京都千代田区丸の内二丁目6番3号 Tokyo (JP). 住友電気工業株式会社 (SUMITOMO ELECTRIC INDUSTRIES, LTD.) [JP/JP]; 〒541-0041 大阪府大阪市中央区北浜四丁目5番33号 Osaka (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 塩見 弘 (SH-IOMI, Hiromu) [JP/JP]; 〒564-0004 大阪府吹田市原町1-6-19 Osaka (JP). 木本恒暢 (KIMOTO, Tsunenobu) [JP/JP]; 〒612-8031 京都府京都市伏見区桃山町松平筑前1-39-605 Kyoto (JP). 松波弘之 (MATSUNAMI, Hiroyuki) [JP/JP]; 〒614-0000 京都府八幡市西山足立1-9 Kyoto (JP).

(74) 代理人: 長谷川芳樹, 外 (HASEGAWA, Yoshiki et al.); 〒104-0061 東京都中央区銀座二丁目6番12号 大倉本館 創英国際特許法律事務所 Tokyo (JP).

(81) 指定国 (国内): JP, US.

(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).

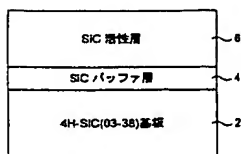
添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: SiC WAFER, SiC SEMICONDUCTOR DEVICE, AND PRODUCTION METHOD OF SiC WAFER

(54) 発明の名称: SiCウエハ、SiC半導体デバイス、および、SiCウエハの製造方法



6...SiC ACTIVE LAYER
4...SiC BUFFER LAYER
2...4H-SiC(03-38) SUBSTRATE

(57) Abstract: An SiC wafer comprising a 4H poly-type SiC substrate (2) having a face orientation of about {03-38}, and an SiC buffer layer (4) formed on the SiC substrate (2). Since the {03-38} face forms an angle of about 35° with respect to a <0001> axis direction in which a micro-pipe or the like extends, the micro-pipe or the like disappears at a crystal side face and does not go into an active layer (6) on the buffer layer (4). In addition, lattice mismatch between the SiC substrate (2) and the active layer (6) is restricted by the buffer layer (4), and the use of 4H poly-type reduces anisotropy of an electron mobility, thereby providing an SiC wafer reduced in anisotropy of an electron mobility and eased in strain by lattice mismatch, an SiC semiconductor device, and a production method therefor.

[続葉有]

WO 01/18872 A1

明細書

S i Cウエハ、S i C半導体デバイス、および、S i Cウエハの製造方法

技術分野

本発明は、半導体電子部品に適したS i Cウエハ、これを備えたS i C半導体
5 デバイス、およびS i Cウエハの製造方法に関するものである。

背景技術

近年、炭化珪素(S i C)あるいは窒化ガリウム(G a N)等の軽元素で構成
される化合物半導体の研究が盛んである。かかる化合物半導体は、軽元素で構成
されているため結合エネルギーが強く、その結果、エネルギーの禁制帯幅(バン
10 ドギャップ)、絶縁破壊電界、熱伝導度が大きいことが特徴である。そして、この
ワイドバンドギャップの特徴を活かして、高効率・高耐圧パワーデバイス、高周
波パワーデバイス、高温動作デバイス、あるいは青色から紫外発光デバイス用の
材料として注目を集めている。しかしながら、結合エネルギーが強いため、これ
らの化合物は、大気圧では高温にしても融解せず、シリコン(S i)など他の半
15 導体で用いられる融液の再結晶化によるバルク結晶の育成が困難である。

例えば、S i Cを半導体材料として使用するためには、ある程度の大きさを有
する高品質な単結晶を得る必要がある。このため従来は、アチソン法と呼ばれる
化学反応を利用する方法、レーリー法と呼ばれる昇華再結晶法を利用する方法に
より、S i C単結晶の小片を得ていた。

20 最近は、これらの方法によって作製された炭化珪素の単結晶を基板として用い、
この上に昇華再結晶化させる改良レーリー法によってS i Cインゴットを育成
し、このS i Cインゴットをスライス、鏡面研磨したS i C基板が製造されるよ
うになった。そして、その基板上に、気相エピタキシャル成長法または液相エピ
タキシャル成長法によって目的規模のS i C単結晶を成長させることにより、不
25 純物密度と膜厚を制御した活性層が形成され、これを用いてp n接合ダイオード、
ショットキーダイオードや各種のトランジスタなどのS i C半導体デバイスが作

20

製されていた。

しかしながら、上記方法の内、アチソン法は珪石とコークスの混合物を電気炉で熱し、自然発生的な核形成によって結晶を析出させるので、不純物が多く、得られる結晶の形および結晶面の制御が困難である。また、レーリー法では自然核

5 発生的な核形成によって結晶が成長するので、結晶の形および結晶面の制御が困難である。

改良レーリー法では、例えば、特公昭第59-48792号公報記載の発明では、単一の結晶多形で成る大型のSiCインゴットが得られている。しかし、かかるインゴットには、マイクロパイブという大型の欠陥($\langle 0001 \rangle$ 軸方向に貫通する小孔)が通常 $1 \sim 50 \text{ cm}^{-2}$ 程度の密度で含まれている。また、c軸方向にバーガースベクトルを持つらせん転位が $10^3 \sim 10^4 \text{ cm}^{-2}$ 程度存在する。

10

通常は、SiC {0001} 面、あるいはこの面から3~8度のオフ角度を設けた基板がエピタキシャル成長に使われる。この時、基板に存在するマイクロパイブ欠陥やらせん転位の大半がSiCエピタキシャル成長層に貫通すること、およびエピタキシャル成長層を用いて作製したSiCデバイスがマイクロパイブ欠陥を含むと、デバイス特性が著しく悪化することが知られている。したがって、マイクロパイブ欠陥は、大容量(大電流、高耐圧)SiC半導体デバイスを高い歩留まりで製造するときの最大の障壁となっている。

15

また、通常用いられるSiC {0001} 面、あるいはこの面から数度のオフ角度を有するSiC基板を用いてSiCのホモエピタキシャル成長を行うと、結晶表面における原子ステップの集合合体(ステップバンチング)現象が起こり易い。このステップバンチングの度合いが大きくなると、SiCエピタキシャル成長層の表面粗さが増大し、金属-酸化膜-半導体(MOS)界面の平坦性が悪化するので、MOS型電界効果トランジスタ(MOSFET)の反転層チャネル移動度が低下する。また、pn接合、ショットキー障壁界面の平坦性が悪化して接合

20

25 界面における電界集中が発生し、耐圧の低下、漏れ電流の増大などの問題を引き

起こす。

SiCには、多数の結晶多形が存在する。この中で4H型ポリタイプ(4H-SiC)が高い移動度を有し、ドナーやアクセプタのイオン化エネルギーも小さいことから、SiC半導体デバイス作製に最適なSiCポリタイプであると考えられている。しかしながら、4H-SiC {0001} 面、あるいはこの面から3～8度のオフ角度を設けた基板上的エピタキシャル成長層を用いて反転型MOSFETを作製すると、チャネル移動度が1～20 cm²/Vs程度と非常に小さく、高性能トランジスタを実現できない。

これらの問題を解決するために、特許公報第2804860号では、SiCの(0001)面以外の面、例えば(1-100)面等を持った種結晶を用いて改良レーリー法による成長を行うことで、マイクロパイプ数の少ないSiCインゴットを得ている。しかしながら、SiC(1-100)面上にエピタキシャル成長を行うと、成長時に面欠陥である積層欠陥(スタッキングフォールト)が発生しやすく、半導体デバイス作製に十分な高品質SiC単結晶を得るのが困難である。

また、近年、SiC(1-100)基板の他に、6H型ポリタイプのSiC(11-20)基板を用いてSiCウエハを作製する研究もなされている。そして、かかる6H型ポリタイプのSiC(11-20)基板を用いれば、<0001>軸方向に伸びるマイクロパイプやらせん転位は基板上的エピタキシャル層に到達しないため、当該エピタキシャル層内のマイクロパイプ欠陥を低減することができる。

発明の開示

しかしながら、上記6H型ポリタイプのSiC(11-20)基板を用いたSiCウエハには、次のような問題があった。すなわち、従来のSiC(11-20)基板上にSiCエピタキシャル層を成長させると、SiCエピタキシャル成長層とSiC基板との界面に、不純物密度の差に起因した格子不整合による歪み

が発生してしまう。そして、この歪みはエピタキシャル成長層の結晶性に悪影響を与え、高品質のSiCエピタキシャル成長層を作製することが困難になる。

また、6H型ポリタイプの6H-SiC(11-20)基板を用いてデバイスを作製すると、電子移動度の異方性が問題となる。詳しくは、6H-SiC結晶中では<0001>軸方向の電子移動度が、<1-100>、<11-20>方向の移動度の20~30%程度と小さい。このため、6H-SiC(11-20)面上の成長層では、面内の電気伝導に3~5倍の異方性が生じてしまう。さらに、(1-100)面あるいは(11-20)面等においては、発生した積層欠陥が表面に露出しやすいという問題もある。

本発明は、かかる事情に鑑みてなされたものでり、半導体デバイスとして使用した場合に電子移動度の異方性が小さく、かつ、SiC基板とSiCエピタキシャル成長層との格子不整合による歪みを緩和できるSiCウエハ、これを備えた半導体デバイス、およびSiCウエハの製造方法を提供することを目的とする。

上記課題を解決するために、本発明のSiCウエハは、面方位がほぼ{03-38}であり、4H型ポリタイプのSiC基板と、SiC基板上に形成されたSiCからなるバッファ層と、を備えることを特徴とする。

また、本発明のSiCウエハの製造方法は、面方位がほぼ{03-38}であると共に4H型ポリタイプのSiC基板上に、SiCからなるバッファ層を成長させることを特徴とする。

上記したSiCウエハ及びその製造方法では、面方位がほぼ{03-38}のSiC基板を用いるが、この{03-38}面は、マイクロバンプやらせん転位が伸びる<0001>軸方向に対して約35°の傾きを有する。したがって、このSiCウエハ上にSiCの活性層をエピタキシャル成長させても、マイクロバンプやらせん転位は斜めに進展することによって側面に到達して消滅し、これによって、マイクロバンプやらせん転位の貫通とそれによる表面への露出を抑制することができる。

また、SiC {03-38} 基板の上にエピタキシャル成長層を作製した場合、積層欠陥の発生を大幅に抑制することができる。さらに、このような積層欠陥は<0001>軸方向と垂直な面方向に発生するが、{03-38}面は、この積層欠陥の発生面に対して約55°の傾きを有する。したがって、このSiCウエハにおいては、発生した積層欠陥についても同様に、その表面への露出を抑制することができる。

また、6H型ポリタイプのSiC基板と比較して電子移動度の異方性が小さい4H型ポリタイプの基板を用いるため、SiCウエハ上に成長させた活性層における電子移動度の異方性が低減される。さらに、SiC基板の上にSiCからなるバッファ層が形成されているため、本発明のSiCウエハ上にSiC活性層を成長させた場合に、SiC基板とSiC活性層との格子不整合による歪みが当該SiC活性層に発生する事態を防止することができる。

以上より、面方位がほぼ{03-38}で4H型ポリタイプのSiC基板を用いた上記構成のSiCウエハ及びその製造方法によって、電子移動度の異方性が小さく、かつ、SiC基板とSiCエピタキシャル成長層との格子不整合による歪みを緩和できるSiCウエハが得られる。また、このようなSiCウエハを備えるSiC半導体デバイスによれば、高品質な半導体デバイスを実現することができる。

なお、SiC基板に用いる面としては、{03-38}面に限らず、所定のオフ角 α だけ{03-38}面に対して傾いた面を用いても、同様にマイクロパイプやらせん転位の貫通抑制、及び積層欠陥の抑制等を実現することができる。このオフ角 α の範囲としては、約10°以内のオフ角とすることによって好適なエピタキシャル結晶を得ることができる。また、このオフ角 α は、5°以内であることが好ましい。さらに、オフ角 α は、3°以内であることが好ましい。

図面の簡単な説明

図1は、SiCウエハの一実施形態の構成を示す側面図である。

図2は、4H-SiCの{03-38}面を示す図である。

図3は、SiC基板中のマイクロパイプおよびらせん転位を示す模式図である。

図4A～図4Cは、それぞれ異なるSiC基板上に成長させたSiC活性層の表面状態を示すグラフである。

5 図5は、バッファ層の膜厚とX線ロックアップカーブのFWHMの関係を示すグラフである。

図6は、SiCショットキーダイオードの構成を示す側面図である。

図7は、4H-SiC(0-33-8)基板上に成長させたSiC活性層を用いて作製したショットキーダイオードの電流-電圧特性を示すグラフである。

10 図8は、4H-SiCショットキーダイオードの電極面積と耐圧との関係を示すグラフである。

図9は、MOSFETの構成を示す側面図である。

図10は、4H-SiC(03-38)基板上に成長させたSiC活性層を用いて作製したMOSFETの電流-電圧特性を示すグラフである。

15 図11は、複数のSiC基板を用いて作製したMOSFETのチャネル移動度を示す表である。

発明を実施するための最良の形態

以下、添付図面を参照して、本発明に係るSiCウエハ、SiC半導体デバイス、およびSiCウエハの製造方法の好適な実施形態について詳細に説明する。

20 尚、同一要素には同一符号を用いるものとし、重複する説明は省略する。

また、実施形態および実施例の説明で、結晶の格子方向および格子面を使用する場合があるが、ここで、格子方向及び格子面の記号の説明をしておく。個別方位は[], 集合方位は< >、個別面は(), 集合面は{ }でそれぞれ示すことにする。また、負の指数については、結晶学上、“-”(バー)を数字の上に付けることになっているが、明細書作成の都合上、数字の前に負号を付けることにする。

25

図1は、本発明によるSiCウエハ1の一実施形態の構成を示す側面図である。SiCウエハ1は、4H型ポリタイプ(“H”は六方晶系、“4”は原子積層が4層で一周期となる結晶構造を意味する)の4H-SiC{03-38}基板2と、当該SiC{03-38}基板2上に形成されたSiCからなるバッファ層4と、当該バッファ層4上に形成されたデバイス作製用のSiCからなる活性層6と、から構成されている。なお、各層2~6の伝導型は、全てn型であつても良いし、全てp型であつても良い。また、作製するデバイス構造によっては、互いに異なる伝導型であつても良い。

ここで、図2を用いて、4H-SiC単結晶の{03-38}面について説明する。この図に示されているように、{03-38}面は{0001}面に対して約55°(54.74°)の傾きを有し、したがって、<0001>軸方向に対して約35°(35.26°)の傾きを有している。

なお、4H-SiC{03-38}面は、図2に示すように有極性であつて、(0001)Si面側に近い(03-38)面と、(000-1)C面側に近い(0-33-8)面とが存在する。基板面としては、これらの(03-38)面及び(0-33-8)面のいずれを用いても良い。ただし、面方位によって好適な成長条件が若干異なることに注意が必要である。

また、4H-SiC{03-38}基板2の面方位は、{03-38}面から多少傾けたものとしても良い。すなわち、所定のオフ角 α だけ{03-38}面に対して傾いた面を用いても、{03-38}面と同様の後述する効果を得ることができる。このオフ角 α の範囲としては、約10°以内のオフ角とすることによって、好適なSiC基板2を得ることができる。また、このオフ角 α は、5°以内であることが好ましい。さらに、オフ角 α は、3°以内であることが好ましい。

次に、本実施形態のSiCウエハ1の製造方法を説明する。4H-SiC{03-38}基板2は、例えば4H-SiC(000-1)面上に改良レーリ一法によって成長したインゴットを、成長方向に対して<1-100>方向に35°

の角度をつけてスライスし、鏡面研磨することによって作製する。あるいは、このようにして作製した4H-SiC {03-38} 結晶を種結晶に用いて改良レーリー法により育成した4H-SiC {03-38} インゴットを、成長方向に垂直にスライスして作製する。

- 5 このとき、4H-SiC {03-38} 基板2の厚さは、約150 μ m～約400 μ mの範囲にすることが好ましい。また、実効ドナー密度あるいは実効アクセプタ密度は、約 $5 \times 10^{17} \text{ cm}^{-3}$ ～約 $5 \times 10^{19} \text{ cm}^{-3}$ の範囲にすることが好ましい。

- 10 次いで、4H-SiC {03-38} 基板2を鏡面仕上げして、その後、膜厚や不純物ドーピングの制御性、成長層の表面平坦性に優れた化学気相堆積(CVD)法により、バッファ層4および活性層6をエピタキシャル成長させる。具体的には、まず、4H-SiC {03-38} 基板2を有機溶媒、王水、フッ酸などで洗浄した後、脱イオン水でリンスしてSiC膜で被覆されたグラフait製サセプタに設置し、CVD成長装置にセットする。CVD成長には水素(H₂)を
- 15 キャリアガスとする常圧の横形CVD装置を用い、サセプタの加熱は高周波誘導加熱により行う。4H-SiC {03-38} 基板2を反応炉内に設置した後、ガス置換と高真空排気を数回繰り返し、H₂キャリアガスを導入してCVD成長プログラムに入る。

- 20 まず、約1300℃でHCl/H₂ガスによる気相エッチングを行った後、4H-SiC {03-38} 基板2を約1500℃に昇温し、原料ガス(シラン: SiH₄、プロパン: C₃H₈など)を導入して、バッファ層4および活性層6の成長を開始する。CVD成長では、実効ドナー密度約 10^{16} cm^{-3} ～約 10^{19} cm^{-3} のn型SiCバッファ層4を約0.1 μ m～約15 μ m成長した後、実効ドナー密度約 10^{14} cm^{-3} ～約 10^{16} cm^{-3} のn型活性層6を約5 μ m～約80 μ m成長させる。なお、成長中に窒素ガスを添加することで、n型伝導性制御を行う。
- 25 また、p型成長層を形成するときも同様で、この場合は不純物原料として、

トリメチルアルミニウム ($\text{Al}(\text{CH}_3)_3$) やジボラン (B_2H_6) を添加する。

また、バッファ層4の厚さは、 $0.1\mu\text{m}$ 以上 $15\mu\text{m}$ 以下とすることが好ましく、特に、 $0.3\mu\text{m}$ 以上 $15\mu\text{m}$ 以下にするとよい。さらに、バッファ層4に含ませる不純物は、窒素、リン、アルミニウム、またはボロンのうちの何れかであることが好ましい。また、バッファ層4における不純物密度は、SiC基板2における不純物密度よりも低いことが好ましく、さらにSiC基板2との界面から活性層6との界面に向けて徐々に減少することが好ましい。

続いて、図3を参照して、本実施形態のSiCウエハ1の効果を説明する。通常、SiC基板にはマイクロパイプやらせん転位が存在するが、これらのマイクロパイプなどはSiC基板の $\langle 0001 \rangle$ 軸方向に伸びる。図3においては、SiC基板2中にマイクロパイプ8を一点鎖線で、また、らせん転位10を破線で示している。

これに対して、本実施形態のSiCウエハ1では面方位が $\{03-38\}$ のSiC基板2を用いている。この $\{03-38\}$ 面は、マイクロパイプ8やらせん転位10が伸びる $\langle 0001 \rangle$ 軸方向に対して、約 35° の傾きを有する。したがって、この4H-SiC $\{03-38\}$ 基板2上に成長層を作製した場合には、それらのマイクロパイプ8やらせん転位10は斜め方向に伸びて結晶側面で消滅して成長層に引き継がれず、活性層6への貫通とそれによる表面への露出が抑制される。このため、活性層6は欠陥が少なく平坦性の優れたものとなる。

また、4H-SiC $\{03-38\}$ 基板2上にエピタキシャル成長層を作製した場合、積層欠陥の発生を大幅に抑制することができる。さらに、このような積層欠陥は $\langle 0001 \rangle$ 軸方向と垂直な面方向に発生するが、 $\{03-38\}$ 面はこの積層欠陥の発生面に対して約 55° の傾きを有しており、発生した積層欠陥についても同様にその表面への露出を抑制することができる。

また、本実施形態では、6H型ポリタイプのSiC基板等と比較して電子移動度の異方性が小さい4H型ポリタイプの基板を用いるため、SiCウエハ1上に

成長させた活性層 6 における電子移動度の異方性が低減される。また、異種ポリタイプの混入も完全に防止される。さらに、SiC 基板 2 上に SiC からなるバッファ層 4 が形成されているため、SiC 基板 2 と SiC 活性層 6 との格子不整合による歪みが活性層 6 に発生する事態を防止することができる。

5 また、本発明者らの鋭意研究により、バッファ層 4 の厚さを $0.1\ \mu\text{m}$ 以上、あるいはさらに $0.3\ \mu\text{m}$ 以上にすることで、格子不整合に基づく歪みを効果的に低減でき、活性層 6 の結晶性を良好にすることが見出された。一方、バッファ層 4 の厚さを $15\ \mu\text{m}$ 以下にすれば、成長時間およびコストの低減を図ることができる。

10 さらに、バッファ層 4 に含ませる不純物の密度は、 $2 \times 10^{15}\ \text{cm}^{-3}$ 以上 $3 \times 10^{19}\ \text{cm}^{-3}$ 以下にすることが好ましい。バッファ層 4 に含まれる不純物密度をこのような範囲にするのは、不純物密度が $2 \times 10^{15}\ \text{cm}^{-3}$ 未満のときは格子不整合に基づく歪み緩和の効果が薄れ、 $3 \times 10^{19}\ \text{cm}^{-3}$ よりも大きいときは高濃度ドーピングによりバッファ層 4 自体の結晶性が劣化するためである。

15 また、本実施形態の SiC ウエハ 1 を用いて、種々の SiC 半導体デバイスを製造することができる。例えば、かかる SiC 半導体デバイスは、表面に金属/SiC のショットキー障壁や、エピタキシャル成長またはイオン注入によって形成された pn 接合を有するように構成することができる。さらに、熱酸化または化学気相堆積法で形成された酸化膜をゲート絶縁膜として有する MOS 型とし
20 り、熱酸化または化学気相堆積法で形成された酸化膜を表面保護膜の一部として有するように構成してもよい。

 上述のように、SiC ウエハ 1 は電子移動度の異方性が小さく、かつ、SiC 基板 2 と SiC 活性層 6 との格子不整合による歪みが殆ど発生しないため、このような半導体デバイスは高性能なものとなる。

25 より詳しくは、特に活性層 6 の表面平坦性が優れているので、エピタキシャル成長によって形成した pn 接合や、エピタキシャル成長表面に形成したショット

キー障壁界面での電界集中が大幅に低減され、デバイスの高耐圧化が容易となる。
さらに、SiC {03-38} 面は、SiC {0001} 面より単位面積あたりの原子結合ボンド数が少ないので、酸化膜/SiCのMOS界面における界面準位が低減されて高品質なMOS界面を作製でき、高性能MOS型トランジスタを実現できる。

さらに、4H-SiC {03-38} 面は、上記した以外にも、その特性及び製法上で様々な利点を有している。

まず、4H-SiC {03-38} 面を用いた結晶は、熱処理（アニール）による結晶性の回復が容易である。

10 半導体単結晶にイオン注入を行ったときには、通常は注入損傷が発生するので、損傷された結晶性を回復させるため、熱処理（アニール）を行う必要がある。SiCの場合、イオン注入した不純物の電気的活性化率を十分に高めるために、1500°C～1700°Cの高温アニールが施される。

また、SiCへのイオン注入によって完全なアモルファス領域が形成されてしまうと、高温でのアニールを行っても、十分に結晶性を回復することができない。このため、注入ドーズ量や注入エネルギーが高い場合には、イオン注入時に試料を加熱する高温注入が行われる。しかしながら、これらのイオン注入後の高温アニールや高温注入は、デバイスの作製上において様々な制約を生じる原因となる。また、製造コストの増大にもつながる。

20 このような高温アニールや高温注入の問題は、SiC {0001} 面あるいはこれに近い面を用いた場合に顕著である。これに対して、上記した4H-SiC {03-38} 面を用いることによって、SiCでの上記した問題を解決することが可能である。

例えば、4H-SiC {0001} 面及び4H-SiC {03-38} 面の試料に対して、同じ条件でイオン注入を行った後にアニールを施すと、4H-SiC {03-38} 面の試料の方が、{0001} 面の試料よりも200°C～400°C

も低い温度でのアニールによって、十分な電氣的活性化率を得ることができる。
また、注入ドーズ量が多いなどの理由から、イオン注入によって完全なアモルファス領域が形成された場合でも、 $4H-SiC\{03-38\}$ 面の試料では、 $1000^{\circ}C \sim 1500^{\circ}C$ でのアニールによって再結晶化がスムーズに進行し、良質の $4H-SiC\{03-38\}$ 単結晶に回復することがわかった。

上記したイオン注入及びアニールの問題は、 $SiC\{0001\}$ 面を用いた場合には、再結晶化の途中で低温安定な立方晶の $3C-SiC$ が核発生したり、積層欠陥が発生しやすいために、再結晶化の効率が低下するものと考えられる。これに対して、 $4H-SiC\{03-38\}$ 面を用いた場合には、 $3C-SiC$ の核発生などの可能性はほとんど無く、したがって、比較的低温でも良好な再結晶化を実現することが可能である。

また、 $4H-SiC\{03-38\}$ 面を用いた結晶は、優れたへき開性を有する。

$4H-SiC\{03-38\}$ 結晶は、互いに直交する2方向である $\langle 0001 \rangle$ と $\langle 03-316 \rangle$ 方向に、容易にへき開する。したがって、様々なデバイス構造を作製した後、正方形や長方形などの形状に分割するのが非常に容易である。この特性は、へき開がやや困難で、へき開によって三角形状になりやすい $SiC\{0001\}$ 結晶の場合と対照的である。

また、 $4H-SiC\{03-38\}$ 面を用いた結晶は、不純物ドーピングに対して、次のような特性を有する。

すなわち、CVDによる成長実験を行った結果、不純物の取り込み効率が基板面方位に依存することが分かった。具体的には、窒素の取り込み効率では、

$$(000-1) > (0-33-8) > (03-38) > (0001)$$

の順となった。また、アルミおよびホウ素の取り込み効率では、

$$(0001) > (03-38) > (0-33-8) > (000-1)$$

の順となった。

上記結果より、(0001) Si面が最もp型になりやすく、(000-1) C面が最もn型になりやすいことがわかった。これに対して、(03-38)面及び(0-33-8)面では、不純物の取り込み効率はこれらの中間に位置している。したがって、(03-38)面及び(0-33-8)面では、n型及びp型の伝導型を、いずれも制御性良く作製することができる。詳しくは、不純物原料の添加量、原料ガスの流量比(例えばC/Si比など)、成長温度などの条件を変えることによって、n型及びp型ともに、 $1 \times 10^{14} \text{ cm}^{-3}$ から $5 \times 10^{19} \text{ cm}^{-3}$ 程度の広い範囲で、容易に価電子制御を行うことが可能である。

以下、上記した実施形態についての実施例を説明する。但し、本発明は、以下の各実施例に限定されるものではない。

[実施例1]

図1を参照して、実施例1を説明する。本実施例では、SiC基板からSiC活性層へのマイクロパイプやらせん転位の貫通、および活性層6の表面の平坦性を調べるために、n型4H-SiC{03-38}基板2上に、化学気相堆積(CVD)法によりn型の活性層6を成長した。ただし、4H-SiC{03-38}基板2としては、4H-SiC(03-38)基板、及び4H-SiC(0-33-8)基板の両方に対して、活性層6の成長を行った。また、比較のために、4H-SiC(1-100)面、および(0001)8度オフ面(<11-20>方向)を面方向とする基板にも同時に活性層を成長させて評価した。

4H-SiC(03-38)、(0-33-8)、(1-100)基板は、4H-SiC(000-1)面上に改良レーリ法によって成長したインゴットを、成長方向に対して<1-100>方向に 55° 、 55° 、 90° の角度でスライスし、鏡面研磨することによって作製した。基板は全てn型で、ショットキー障壁の容量-電圧特性から求めた実効ドナー密度は $1 \times 10^{18} \text{ cm}^{-3} \sim 3 \times 10^{18} \text{ cm}^{-3}$ で、厚さは約 $380 \mu\text{m}$ であった。

これらの基板を、熔融水酸化カリウム(KOH)で 500°C 、10分の条件で

エッチングした結果、いずれもマイクロパイプ密度 $10 \text{ cm}^{-2} \sim 100 \text{ cm}^{-2}$ 、
 らせん転位密度 $5 \times 10^3 \text{ cm}^{-2} \sim 2 \times 10^4 \text{ cm}^{-2}$ 程度の欠陥が存在すること
 が分かった。ただし、(03-38)、(0-33-8)、(1-100)面について
 は、斜め研磨を行なって(0001)面から約10度傾いた面を出し、この面を
 5 エッチング後に観察して欠陥密度を見積もった。

次に、KOHエッチングを行った基板を再研磨し、鏡面仕上げをしてCVD成
 長を行った。これらの基板を有機溶媒、王水、フッ酸で洗浄した後、脱イオン水
 でリンスしてSiC膜で被覆されたグラファイト製サセプタに設置し、CVD成
 10 長装置にセットした。そして、ガス置換と高真空排気を数回繰り返した後、 H_2
 キャリヤガスを導入してCVD成長プログラムに入った。

まず、 1300°C で HCl/H_2 ガスによる気相エッチングを行った後、 15
 00°C に昇温し、原料ガス(シラン： SiH_4 、プロパン： C_3H_8 など)を導入し
 て成長を開始した。CVD成長では、実効ドナー密度 $3 \times 10^{17} \text{ cm}^{-3} \sim 4 \times 1$
 0^{17} cm^{-3} のn型SiCバッファ層を $2.6 \mu\text{m}$ 成長させた後、実効ドナー密度
 15 $1 \times 10^{16} \text{ cm}^{-3} \sim 2 \times 10^{16} \text{ cm}^{-3}$ のn型活性層を $12 \mu\text{m}$ 成長させた。

また、成長中に窒素ガスを添加してn型伝導性制御を行った。このときの主な
 成長条件は下記の通りである。なお、一般に、(0001)面と(03-38)面、
 (0-33-8)面では不純物の取り込み効率が違うので、基板の面方位によっ
 てドーピングガス流量を調整するのが好ましい。

20	バッファ層：	SiH4 流量	0.30sccm
		C3H8 流量	0.20sccm
		N2 流量	$1 \times 10^{-2} \sim 6 \times 10^{-2} \text{ sccm}$
		H2 流量	3.0slm
		基板温度	1500°C
25		成長時間	60 分

5	活性層：	SiH ₄ 流量	0.50sccm
		C ₃ H ₈ 流量	0.50sccm
		N ₂ 流量	$3 \times 10^{-3} \sim 2 \times 10^{-2}$ sccm
		H ₂ 流量	3.0slm
		基板温度	1500°C
		成長時間	180 分

エピタキシャル成長させた活性層 6 の表面を微分干渉光学顕微鏡で観察したところ、4 H (0 3 - 3 8)、(0 - 3 3 - 8) および (0 0 0 1) 8 度オフ基板上では鏡面が得られたが、4 H (1 - 1 0 0) 基板上では部分的に < 1 1 - 2 0 > 方向に走る筋状の凹凸や溝が観測された。この 4 H (1 - 1 0 0) 面上の筋状の欠陥は、6 H (1 - 1 0 0) 面上の成長層でも観察された。また、成長前の基板表面処理法の最適化や、過飽和度の低い成長条件(例えば低い原料ガス流量)で C V D 成長を行うと、この筋状欠陥の発生がやや低減されるが、完全に無くすることはできなかった。

また、15 mm × 20 mm の大きさの基板上の活性層表面を観察して表面欠陥(転位などの構造欠陥とは必ずしも一致しない)の密度を見積もったところ、4 H (0 3 - 3 8) 基板では $4 \times 10^2 \text{ cm}^{-2}$ 、4 H (0 - 3 3 - 8) 基板では $3 \times 10^2 \text{ cm}^{-2}$ 、(1 - 1 0 0) 基板では $8 \times 10^3 \text{ cm}^{-2}$ 、(0 0 0 1) 8 度オフ基板では $2 \times 10^3 \text{ cm}^{-2}$ であり、4 H {0 3 - 3 8} 基板上の活性層が最も優れていた。

図 4 A ~ 図 4 C は、原子間力顕微鏡 (A F M) 観察を行い、その表面形状プロフィールを測定した結果を示すグラフであり、それぞれ、図 4 A は、4 H - S i C (0 - 3 3 - 8) 基板、図 4 B は、4 H - S i C (1 - 1 0 0) 基板、および図 4 C は、4 H - S i C (0 0 0 1) 8 度オフ基板上での活性層の表面形状を示している。

これらのうち、(1 - 1 0 0) 基板上に形成した活性層の表面は、前述の深い溝

(深さ約100～300 nm)が無い領域を選んでも、図4 Bに示されているように凹凸が激しくなっている。また、図4 Cより、(0001) 8度オフ基板上に形成した活性層の表面には、原子ステップの集合合体(ステップバンチング)に起因する階段状の凹凸が存在することが分かった。

5 これに対して、4 H (0-33-8) 基板上に形成した活性層では、図4 Aに示されているように、溝、ヒロック、ステップ等が全く観測されず、非常に平坦性のよい表面が得られた。4 H (03-38) 基板の場合も、同様に平坦性のよい表面が得られた。また、 $2\mu\text{m} \times 2\mu\text{m}$ の範囲をAFM観察したときの表面粗さの二乗平均(Rms)は、{03-38} 基板上に形成した活性層で0.18～
10 0.19 nm、(1-100) 基板上で6.4 nm、(0001) 8度オフ基板上で0.24 nmとなり、4 H {03-38} 基板上に成長させた活性層が最も優れていた。

次に、成長した試料を溶融KOHでエッチングして、活性層6中の構造欠陥を調べた。(0001) 8度オフ基板上の活性層では、マイクロパイブ密度が 18 cm^{-2}
15 m^{-2} 、らせん転位密度 $8 \times 10^3\text{ cm}^{-2}$ となり、成長前の基板の値とほぼ同じであり、エッチングにより生じたピットの位置も成長前とよく一致していた。

(1-100) 基板上の活性層をエッチングすると、多角形のピットが多数($1 \times 10^5\text{ cm}^{-2}$)見られた他に、活性層の表面に現れた筋状の欠陥がさらに深くなった。この筋状の溝は必ず $\langle 11-20 \rangle$ 方向に伸びていることから、積層欠陥に起因すると考えられる。この溶融KOHによって深くエッチングされた溝の
20 数は、成長前の(1-100) 基板では $3 \sim 8\text{ cm}^{-1}$ であったのに対し、成長後には $30 \sim 200\text{ cm}^{-1}$ と増大していた。したがって、(1-100) 基板上に活性層を成長させる場合は、CVD成長によって新たに積層欠陥が発生するものと考えられる。

25 これに対して、{03-38}基板上に成長した活性層を溶融KOHでエッチングすると、転位を反映する多角形状ピットの密度が $2 \times 10^3\text{ cm}^{-2}$ 程度、積層

欠陥密度は 5 cm^{-1} 以下と小さかった。また、この試料を斜め研磨した面をエッチングして見積もったマイクロパイプ密度は 1 cm^{-2} 未満、らせん転位密度も 100 cm^{-2} 未満であることが分かった。

すなわち、 $4\text{H-SiC}\{03-38\}$ 基板を用いることによって、基板からのマイクロパイプ、らせん転位の貫通を大幅に抑制し、かつ積層欠陥も極めて少ない高品質 SiC エピタキシャル結晶の作製が可能となる。これは、上述のように、マイクロパイプやらせん転位が主として SiC 結晶の $\langle 0001 \rangle$ 方向に伸びる(図3参照)ので、この方位に対して約 35° の角度をなす結晶面である $\{03-38\}$ 面(図2参照)を用いれば、 SiC 基板中に存在するマイクロパイプ、らせん転位が斜め方向に伸びて結晶側面で消滅し、この上の活性層に引き継がれないためである。なお、上述したように所定範囲内のオフ角 α だけ $\{03-38\}$ 面に対して傾いた面を用いても、同様の効果が得られる。

[実施例2]

本実施例では、バッファ層が活性層に及ぼす影響を調べるために、 n 型 $4\text{H-SiC}\{03-38\}$ 基板上に様々な厚さの n 型 4H-SiC バッファ層を形成した後、活性層となる高純度厚膜エピタキシャル成長層を形成して、その結晶性を評価した。用いた SiC 基板2は、改良レーリー法によって $4\text{H-SiC}\{03-38\}$ 種結晶上に成長させた 4H-SiC インゴットをスライスして作製した n 型 $4\text{H-SiC}\{03-38\}$ で、ショットキー障壁の容量-電圧特性から求めた実効ドナー密度は $7 \times 10^{18}\text{ cm}^{-3} \sim 8 \times 10^{18}\text{ cm}^{-3}$ で、厚さは約 $340\text{ }\mu\text{m}$ であった。

この SiC 基板2上に、ドナー密度 $4 \times 10^{17}\text{ cm}^{-3} \sim 5 \times 10^{17}\text{ cm}^{-3}$ の n 型 4H-SiC バッファ層を形成した後、高純度 n 型 4H-SiC 層(ドナー密度 $4 \times 10^{15}\text{ cm}^{-3}$)を約 $24\text{ }\mu\text{m}$ 成長させた。なお、成長中に窒素ガスを添加することで n 型伝導性制御を行った。そして、バッファ層の厚さを $0.1\text{ }\mu\text{m}$ から $22\text{ }\mu\text{m}$ の範囲で変化させた SiC ウエハ、および比較のためにバッファ層を設け

ずに基板上に直接高純度SiC活性層を成長したSiCウエハを作製した。CVD成長には実施例1と同じCVD装置を用いた。

まず、1400℃でHCl/H₂ガスによる気相エッチングを行った後、1560℃に昇温し、原料ガスを導入して成長を開始した。このときの主な成長条件は下記の通りである。

バッファ層：

SiH ₄ 流量	0.30sccm
C ₃ H ₈ 流量	0.20sccm
N ₂ 流量	9x10 ⁻² sccm
H ₂ 流量	3.0slm
基板温度	1560℃
成長時間	3分～520分

活性層：

SiH ₄ 流量	0.50sccm
C ₃ H ₈ 流量	0.66sccm
N ₂ 流量	6x10 ⁻³ sccm
H ₂ 流量	3.0slm
基板温度	1560℃
成長時間	360分

図5は、様々な厚さのバッファ層を持つ4H-SiC(03-38)のSiCウエハの活性層6について、X線回折のロッギングカーブ測定から求めた回折ピークの半値幅(FWHM)のバッファ層膜厚依存性を示すグラフである。X線回折には、Ge単結晶(400)回折を利用した5結晶X線回折を用い、SiC{03-38}回折ピーク(2θ=41.4度)の半値幅で試料の結晶性を評価した。なお、成長前の4H-SiC(03-38)基板を測定して得られた回折ピークの半値幅は約22～28arcsec、平均25arcsecであった。この平均値は、図5中に点線で示されている。

バッファ層を用いずに基板上に直接高純度 n 型 Si C 層 (24 μm) を成長した Si C ウエハの活性層 6 では、X 線ロックアップカーブの半値幅が 28 arcsec となり、Si C 基板 2 より悪化している (図 5 中、四角印で示す)。この問題は、n 型バッファ層を導入することにより改善される。すなわち、バッファ層厚さが 0.1 μm の場合は、まだ基板での半値幅 25 arcsec より若干悪い半値幅 (26 arcsec) が得られたが、バッファ層の厚さが 0.3 μm 以上の場合には、基板より小さい半値幅が得られ、エピタキシャル成長によって結晶性が改善されていることが分かった。

特に、バッファ層の厚さが 1.2 μm 程度以上では、半値幅が 16 arcsec でほぼ一定になった。溶融 KOH エッチングによって {03-38} 面上の転位密度を評価すると、基板で $3 \times 10^4 \text{ cm}^{-2}$ 、バッファ層なしで成長した活性層では $3 \times 10^4 \text{ cm}^{-2}$ 、2 μm 以上のバッファ層を設けた活性層では $1 \times 10^3 \text{ cm}^{-2} \sim 4 \times 10^3 \text{ cm}^{-2}$ となり、やはりバッファ層の効果が明らかに見られた。

このように、バッファ層が高品質 Si C エピタキシャル成長層の作製に有効である理由は、高濃度に不純物ドーピングされた Si C 基板と低濃度ドーピングされた高純度 Si C 活性層の間に存在する格子不整合に起因する歪みがバッファ層によって緩和されるためであると考えられる。

一般に、 10^{18} cm^{-3} 程度以上の不純物を含む Si C 結晶では、その不純物の種類によって Si C 結晶の格子定数が増大、あるいは減少する。しかもこの格子定数増減の割合は、{03-38} 面上の方が {0001} 面上の場合より大きい。したがって、4H-SiC {03-38} 基板上にエピタキシャル成長を行う場合には、基板とその上に形成するデバイス作製用活性層の不純物密度の中間の値となる不純物密度を有する Si C バッファ層を設けて、格子不整合に起因する格子歪みを緩和することが効果的である。

通常、縦形のパワーデバイスを作製する際には、基板の抵抗を小さくするために不純物(ドナーあるいはアクセプタ)を高濃度にドーピングした基板が用いられ

るので、この基板の不純物密度より低く、かつ活性層の不純物密度より高いドーピングを行ったSiCバッファ層を設けるのがよい。なお、上記の実施例では窒素(N)ドーブn型SiCを用いたが、リン(P)ドーブn型SiC、アルミ(Al)、およびホウ素(B)ドーブp型SiCを用いて実験を行ったところ、バッファ層の同様な効果が見られた。

なお、バッファ層4に含まれる不純物の密度は、上述のように $2 \times 10^{15} \text{ cm}^{-3}$ 以上 $3 \times 10^{19} \text{ cm}^{-3}$ 以下にすることが好ましいが、特に、バッファ層4における不純物の密度をSiC基板2との界面からSiC活性層6との界面に向けて減少させることによって、不純物密度の差による格子不整合に起因する歪みをさらに抑制することができる。

[実施例3]

本実施例では、4H-SiC{03-38}基板および(0001)8度オフ基板を使用したSiCウエハを用いて、図6の側面図に示す構成の高耐圧ダイオードを作製した。SiC基板2は、4H-SiC(000-1)種結晶上に改良レーリー法によって成長したインゴットを成長方向に 54.7° 傾けてスライスし、鏡面研磨することによって作製した。基板はともにn型で、ショットキー障壁の容量-電圧特性から求めた実効ドナー密度は、 $6 \times 10^{18} \text{ cm}^{-3} \sim 7 \times 10^{18} \text{ cm}^{-3}$ 、厚さは約 $330 \mu\text{m} \sim 340 \mu\text{m}$ とした。そして、このSiC基板2上に、CVD法によって窒素ドーブn型4H-SiC層をエピタキシャル成長させた。

実施例2と同様に、 $3 \times 10^{18} \text{ cm}^{-3}$ から $1 \times 10^{16} \text{ cm}^{-3}$ までドナー密度を段階的に変化させながら各層につき約 $0.3 \mu\text{m}$ ずつ、合計約 $1.5 \mu\text{m}$ のバッファ層4を形成した後、活性層6となる高純度n型4H-SiC層を成長させた。活性層のドナー密度は $6 \times 10^{15} \text{ cm}^{-3}$ 、膜厚は $16 \mu\text{m}$ である。

また、4H-SiC(0001)8度オフ基板上にも、同様にバッファ層および活性層を成長させてSiCウエハを作製した。主な成長条件は下記の通りである。

ただし、窒素などのドーパント不純物の取り込み効率はS i C面方位に依存するので、デバイスを作製するときには、CVD成長時の原料ガス流量およびドーパント原料供給量を、用いる面方位に応じて調整することが必要である。

5	バッファ層：	SiH ₄ 流量	0.30sccm
		C ₃ H ₈ 流量	0.20sccm
		N ₂ 流量	2x10 ⁻³ ~0.5sccm
		H ₂ 流量	3.0slm
		基板温度	1520°C
		成長時間	60 分
10	活性層：	SiH ₄ 流量	0.50sccm
		C ₃ H ₈ 流量	0.50sccm
		N ₂ 流量	1x10 ⁻³ ~4x10 ⁻³ sccm
		H ₂ 流量	3.0slm
		基板温度	1520°C
		成長時間	240 分
15			

さらに、このようにして作製した4H-S i C (0-33-8) 基板及び(0001) 8度オフ基板を用いた各S i Cウエハに、ショットキー電極12及びオーム性電極14を形成した。ショットキー電極12は活性層6の上面に形成し、オーム性電極14はS i C基板2の下面に形成した。また、ショットキー電極12にはチタン(Ti: 180nm)、裏面のオーム性電極14には1000°Cで20分間の熱処理を施したニッケル(Ni: 200nm)を用いた。さらに、ショットキー電極12は円形で、直径100μmから3mmの範囲で変化させた。

そして、ショットキー電極12端部での電界集中を緩和するために、ホウ素(B)イオンを注入して高抵抗p型領域(ガードリング)16を形成し、ショットキーダイオードを完成させた。ホウ素イオンの注入は120keV、80keV、50

keV、30 keVの4段階で行い、総ドーズ量は $3 \times 10^{13} \text{ cm}^{-2}$ とした。

また、ガードリングを形成するp型領域16の幅は $100 \mu\text{m}$ 、このp型領域16とショットキー電極12の重なり部の幅は $10 \mu\text{m}$ である。また、イオン注入は室温で行い、注入イオン活性化のための熱処理(アニール)はアルゴンガス雰囲気中 1550°C 、30分の条件で行った。なお、これらの選択的イオン注入用マスクや電極金属のパターニングには、フォトリソグラフィ技術を用いた。

図7は、作製したショットキーダイオードの典型的な電流密度-電圧特性を示すグラフである。これは4H-SiC(0-33-8)基板上にバッファ層を設けて成長したSiCウエハで作製したダイオードで、電極直径は $500 \mu\text{m}$ である。逆方向特性では耐圧 2200 V を達成し、しかも -1000 V 印加時のリーク電流も $3 \times 10^{-6} \text{ A/cm}^2$ と小さい。順方向特性ではオン電圧(電流密度 100 A/cm^2 時の電圧降下)が 1.2 V 、オン抵抗が $4 \times 10^{-3} \Omega \text{ cm}^2$ という非常に優れた特性が得られた。電極面積が $300 \mu\text{m}$ 以下の小さいダイオードでは、4H-SiC(0001)8度オフ基板上でも同様のダイオード特性が得られたが、電極面積の大きいダイオードでは両者の間に大きな差が見られた。

図8は、4H-SiC(0-33-8)基板及び4H-SiC(0001)8度オフ基板の2種類のSiC基板上に活性層を成長させたSiCウエハを用いて作製した、ショットキーダイオードの耐圧(平均値)の電極面積依存性を示すグラフである。各電極面積について、少なくとも12ケのダイオードを測定して、耐圧の平均値を求めた。4H-SiC(0001)8度オフ基板上の成長層を用いて作製したショットキーダイオードでは、電極面積が $5 \times 10^{-3} \text{ cm}^2 \sim 1 \times 10^{-2} \text{ cm}^2$ を越えると急激に耐圧が低下する。

これに対して、4H-SiC(0-33-8)基板上にバッファ層を設けて作製したエピタキシャル成長層を用いた場合には、 $1 \times 10^{-2} \text{ cm}^2$ 程度の電極面積でも高い耐圧を維持しており、 $7 \times 10^{-2} \text{ cm}^2$ の場合でも40%以上の歩留まりで 1700 V 以上の耐圧が得られた。また、耐圧だけでなく、 -1000 V

印加時のリーク電流密度の平均値を電極直径 $500\mu\text{m}$ のダイオードと比較すると、 $4\text{H-SiC}(0001)$ 8度オフ基板上に作製したダイオードでは $8 \times 10^{-5}\text{A}/\text{cm}^2$ であるのに対して、 $(0-33-8)$ 面上のダイオードでは $9 \times 10^{-6}\text{A}/\text{cm}^2$ と非常に小さかった。

5 これは、 $4\text{H-SiC}(0-33-8)$ 面を用いることによって SiC 基板から活性層へのマイクロパイプやらせん転位の貫通が抑制され、しかもバッファ層の採用によって高品質 SiC 結晶が得られたからであると考えられる。また、 $4\text{H-SiC}(0-33-8)$ 面を用いることによって成長表面の平坦性がよくなり、ショットキー電極/ SiC 界面での電界集中が低減されるという効果もある。

10 なお、 $(03-38)$ 面を用いても、同様に高性能なショットキーダイオードが得られる。また、この実施例ではショットキーダイオードの作製例を述べたが、エピタキシャル成長あるいはイオン注入で形成された pn 接合ダイオード、 pin ダイオードや pnpn あるいは nnpn サイリスタの場合でも、 $4\text{H-SiC}\{03-38\}$ 基板を用いることが有効である。

15 [実施例4]

本実施例では、 $4\text{H-SiC}\{03-38\}$ 基板および (0001) オフ基板により形成した SiC ウエハを用いて、図9の側面図に示す構成の n チャネル反転型 MOSFET 20 を作製した。用いた SiC 基板2は、改良レーリー法によって成長したインゴットをスライスし、鏡面研磨することによって作製した $4\text{H-SiC}(03-38)$ 基板、 $4\text{H-SiC}(0-33-8)$ 基板、および $4\text{H-SiC}(0001)$ 8度オフ基板である。

25 SiC 基板2は全て p 型で、ショットキー障壁の容量-電圧特性から求めた実効アクセプタ密度は $2 \times 10^{18}\text{cm}^{-3} \sim 5 \times 10^{18}\text{cm}^{-3}$ 、厚さは $320\mu\text{m} \sim 340\mu\text{m}$ である。そして、各 SiC 基板2上に、 CVD 法によってホウ素ドーパ p 型 SiC 層をエピタキシャル成長した。

まず、 $8 \times 10^{17}\text{cm}^{-3}$ から $1 \times 10^{16}\text{cm}^{-3}$ までアクセプタ密度を階段的

に変化させながら各層につき約 $0.4 \mu\text{m}$ ずつ、合計約 $1.6 \mu\text{m}$ のバッファ層 4 を形成した後、活性層 6 となる高純度 p 型 SiC 層を成長した。活性層 6 のアクセプタ密度は $5 \times 10^{15} \text{cm}^{-3}$ 、膜厚は $5 \mu\text{m}$ である。主な成長条件は下記の通りである。

5	バッファ層：	SiH ₄ 流量	0.30sccm
		C ₃ H ₈ 流量	0.20sccm
		B ₂ H ₆ 流量	$8 \times 10^{-5} \sim 7 \times 10^{-3} \text{sccm}$
		H ₂ 流量	3.0slm
		基板温度	1500°C
10		成長時間	70 分

15	活性層：	SiH ₄ 流量	0.48sccm
		C ₃ H ₈ 流量	0.64sccm
		B ₂ H ₆ 流量	$4 \times 10^{-6} \sim 9 \times 10^{-6} \text{sccm}$
		H ₂ 流量	3.0slm
		基板温度	1500°C
		成長時間	120 分

このようにして作製した SiC ウエハに、さらに、ソース、ドレイン領域形成のために、窒素 (N) イオンを注入して低抵抗 n 型領域 22, 24 を形成した。N イオン注入は 140 keV、80 keV、50 keV、25 keV の 4 段階で行い、総ドーズ量は $8 \times 10^{14} \text{cm}^{-2}$ とした。

イオン注入は室温で行い、注入イオン活性化のための熱処理はアルゴンガス雰囲気中 1550°C、30 分の条件で行った。次に、ドライ酸化により SiC ウエハ 1 上に絶縁層 26 (ゲート酸化膜) を形成した。酸化条件は、SiC (000 1) オフ基板を用いる場合は 1150°C、3 時間で、SiC {03-38} 試料の場合は 1150°C、1 時間であり、絶縁層 26 の厚さは 35~46 nm である。

次に、n 型領域 22, 24 上に、それぞれソース電極 28、ドレイン電極 30 を形成した。ソース電極 28 およびドレイン電極 30 にはアルミ/チタン (Al: 250nm、Ti: 30nm) を用い、800℃で60分間の熱処理を施した。さらに、絶縁層 26 上に、Al 製のゲート電極 32 (厚さ 200 nm) を形成し、その後、フォーミングガス (H_2/N_2) 中で 450℃、10 分間の熱処理を行った。なお、これらの選択的イオン注入用マスクや電極金属のパターニングには、フォトリソグラフィ技術を用いた。

また、MOSFET 20 のチャネル長は 30 μm 、チャネル幅は 200 μm とした。ドレイン電流の流れる向きについては、4H-SiC (0001) 8 度オフ面上に MOSFET を作製する場合には、面方位を考慮して、ドレイン電流が $\langle 11-20 \rangle$ 方向または $\langle 1-100 \rangle$ 方向に流れるようにした。また、4H-SiC {03-38} 面上に MOSFET を作製する場合には、ドレイン電流が $\langle 11-20 \rangle$ 方向または $\langle 03-316 \rangle$ 方向に流れるようにした。さらに、チャネル移動度の異方性についても調べた。

図 10 は、作製した MOSFET の典型的なドレイン特性を示すグラフである。これは 4H-SiC (03-38) 基板上に成長した活性層を用い、チャネルが $\langle 11-20 \rangle$ 軸に平行になっている MOSFET の特性である。線形領域と飽和領域が明確に観測され、しかもゼロゲートバイアス時にオフとなるノーマリオフ型の MOSFET として良好な動作をしている。他の試料を用いた MOSFET でも、全て FET 動作は確認されたが、チャネル移動度やしきい値電圧に違いが見られた。

図 11 は、それぞれの MOSFET について線形領域から求めた実効チャネル移動度の平均値を示す。各試料について少なくとも 6 個以上の MOSFET を評価してチャネル移動度を測定し、その平均を求めた。図 11 から分かるように、4H-SiC (03-38) 基板及び 4H-SiC (0-33-8) 基板上に作製した MOSFET では、いずれも 4H-SiC (0001) 8 度オフ基板上に

作製したMOSFETに比べて、極めて高いチャネル移動度が得られている。

例えば、 $\langle 11-20 \rangle$ 方向でのチャネル移動度で比較すると、 (0001) 8度オフ基板の上に作製したMOSFETでは $4.8 \text{ cm}^2/\text{Vs}$ であるのに対して、 $(03-38)$ 基板の場合では $93 \text{ cm}^2/\text{Vs}$ 、 $(0-33-8)$ 基板の場合では $96 \text{ cm}^2/\text{Vs}$ と、非常に高いチャネル移動度が得られた。

この理由として、 $\{03-38\}$ 基板上の活性層6ではステップバンチングに起因する表面粗さが低減され、極めて平坦なMOS界面が得られており、表面粗さによる散乱が低減されていることが考えられる。さらに、 (0001) 基板と $\{03-38\}$ 基板とを比較すると、単位面積あたりのSiC結合ボンド数が $\{03-38\}$ 面の方が少ないので、酸化膜を作製した時にMOS界面に形成される界面準位密度が $\{03-38\}$ 面の方が少ないことが挙げられる。また、図11から、チャネル移動度の異方性についても小さいことがわかる。

以上の結果から、 $4\text{H-SiC } \{03-38\}$ 基板の上に作製したMOSFETではチャネル移動度が高く、かつ異方性が小さいので、高性能MOSFET、IGBT (Insulated Gate Bipolar Transistor)、MOSゲートサイリスタ等を作製するのに有効である。

なお、ここでは熱酸化によってゲート電極用の絶縁層26を形成したが、CVD法によって SiO_2 膜を堆積させる場合でも、 $4\text{H-SiC } \{03-38\}$ を用いるのが効果的である。また、ここではMOS界面の特性を調べるために反転型MOSFETを作製したが、 $4\text{H-SiC } \{03-38\}$ を用いると良好な酸化膜/SiC界面特性が得られるので、他のデバイス作製にも適用できる。例えば、SiC半導体デバイスに酸化膜を第一層とする表面保護膜を熱酸化または化学気相堆積法で形成する場合には、非常に安定で、界面におけるキャリア生成速度の低い界面特性が得られる。

産業上の利用可能性

本発明に係るSiCウエハ、SiC半導体デバイス、およびSiCウエハの製

造方法は、以上説明したように、半導体デバイスとして使用した場合に電子移動度の異方性が小さく、かつ、SiC基板とSiCエピタキシャル成長層との格子不整合による歪みを緩和できるSiCウエハ等として利用可能である。

5 具体的には、面方位がほぼ{03-38}のSiC基板を用いることによって、マイクロパイプやらせん転位の貫通による表面露出や、積層欠陥の発生とその表面露出が抑制される。また、4H型ポリタイプの基板を用いることによって、SiCウエハ上に成長させた活性層における電子移動度の異方性が低減される。さらに、SiC基板上にSiCからなるバッファ層が形成されているため、ウエハ上にSiC活性層を成長させた場合に、SiC基板とSiC活性層との格子不整合による歪みがSiC活性層に発生する事態を防止することができる。

10 上記したSiCウエハを用いれば、非常に高性能な高効率・高耐圧パワーデバイス、高周波パワーデバイス、高温デバイス等の様々なSiC半導体デバイスを作製することが可能である。

15

請求の範囲

1. 面方位がほぼ $\{0\ 3\ -3\ 8\}$ であり、4H型ポリタイプのSiC基板と、

前記SiC基板上に形成されたSiCからなるバッファ層と、

5 備えることを特徴とするSiCウエハ。

2. 前記バッファ層は、厚さが $0.1\ \mu\text{m}$ 以上 $15\ \mu\text{m}$ 以下であることを特徴とする請求項1記載のSiCウエハ。

3. 前記バッファ層は、窒素、リン、アルミニウム、またはボロンのうちの少なくとも1つを不純物として含み、

10 前記バッファ層における前記不純物の密度は、 $2 \times 10^{15}\ \text{cm}^{-3}$ 以上 $3 \times 10^{19}\ \text{cm}^{-3}$ 以下であることを特徴とする請求項1または2記載のSiCウエハ。

4. 前記バッファ層における前記不純物の密度は、前記SiC基板中の不純物の密度よりも低いことを特徴とする請求項3記載のSiCウエハ。

15 5. 前記バッファ層上に、SiCからなる活性層をさらに備えることを特徴とする請求項1～4のいずれか一項記載のSiCウエハ。

6. 前記バッファ層における前記不純物の密度は、前記SiC基板との界面から前記SiCからなる活性層との界面に向けて減少していることを特徴とする請求項5記載のSiCウエハ。

20 7. 請求項5または6記載のSiCウエハを備えたSiC半導体デバイス。

8. 前記SiCからなる活性層の表面に金属層が設けられ、前記活性層と前記金属層によってショットキー障壁が形成されていることを特徴とする請求項7記載のSiC半導体デバイス。

25 9. エピタキシャル成長またはイオン注入によって形成されたpn接合を有することを特徴とする請求項7記載のSiC半導体デバイス。

10. 熱酸化または化学気相堆積法で形成された酸化膜をゲート絶縁膜

として有することを特徴とする請求項 7 記載の SiC 半導体デバイス。

11. 熱酸化または化学気相堆積法で形成された酸化膜を表面保護膜の一部として有することを特徴とする請求項 7 記載の SiC 半導体デバイス。

5 12. 面方位がほぼ {03-38} であると共に 4H 型ポリタイプの SiC 基板上に、SiC からなるバッファ層を成長させることを特徴とする SiC ウエハの製造方法。

13. 前記バッファ層上に、SiC からなる活性層をさらに成長させることを特徴とする請求項 12 記載の SiC ウエハの製造方法。

図1

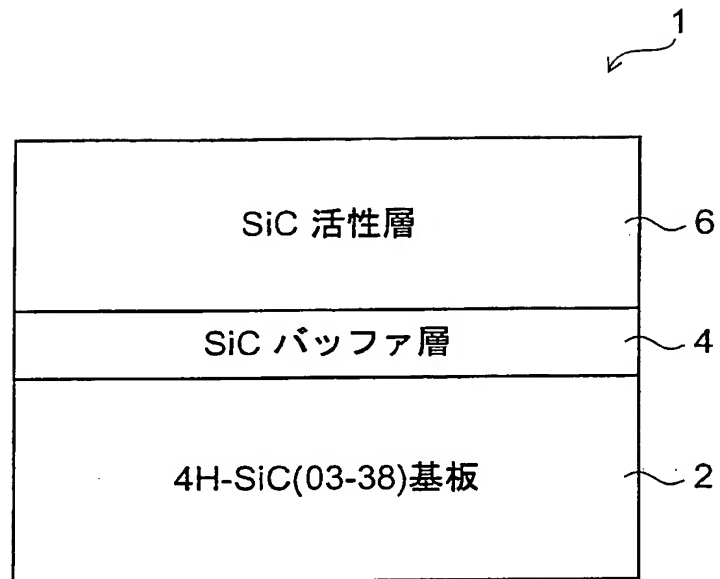


図2

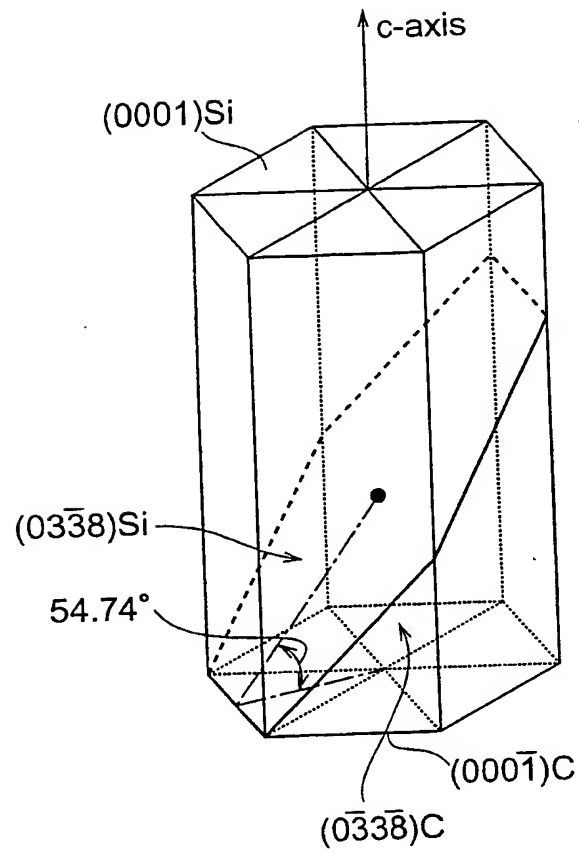


図3

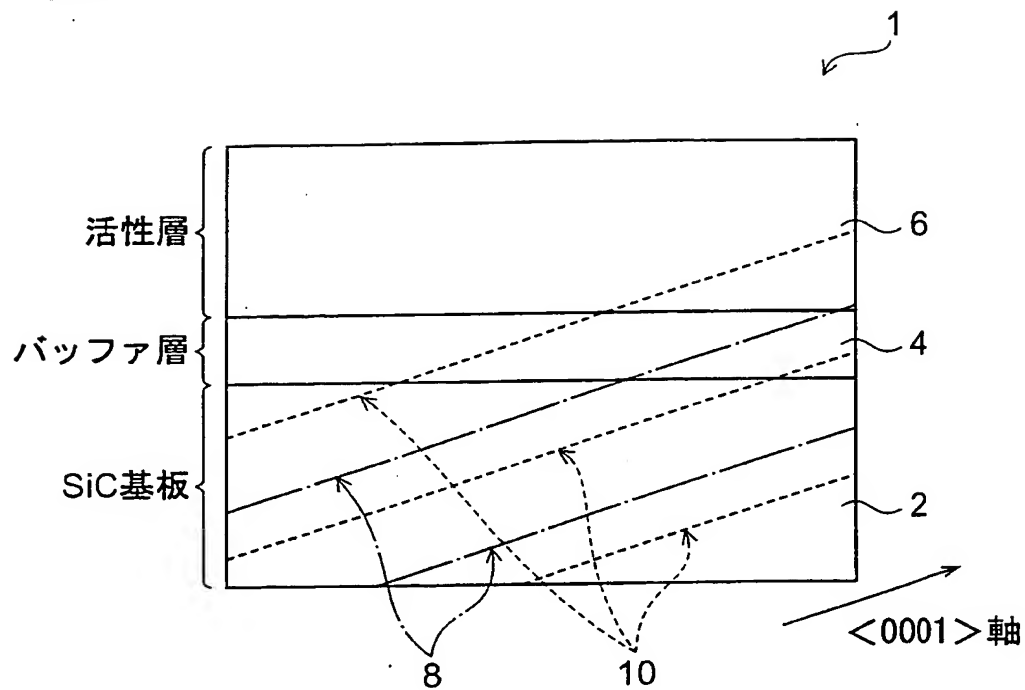


図4A

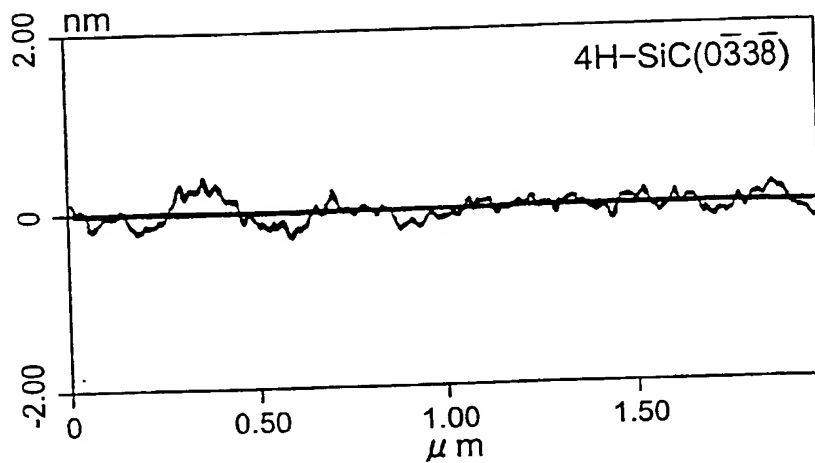


図4B

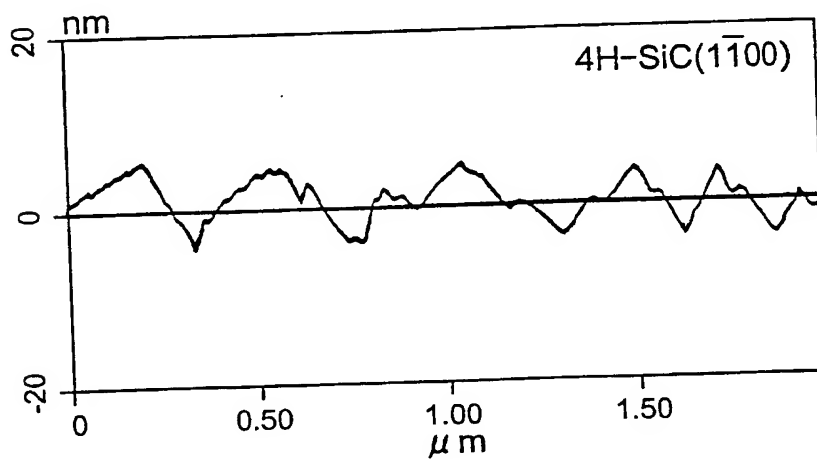


図4C

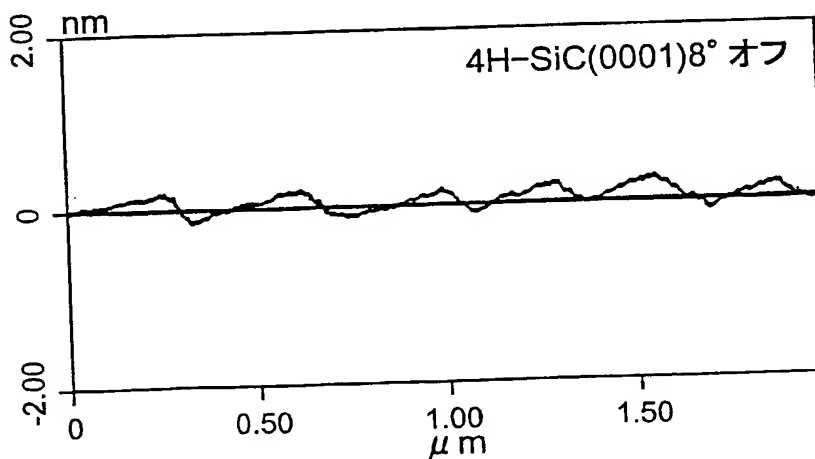


図5

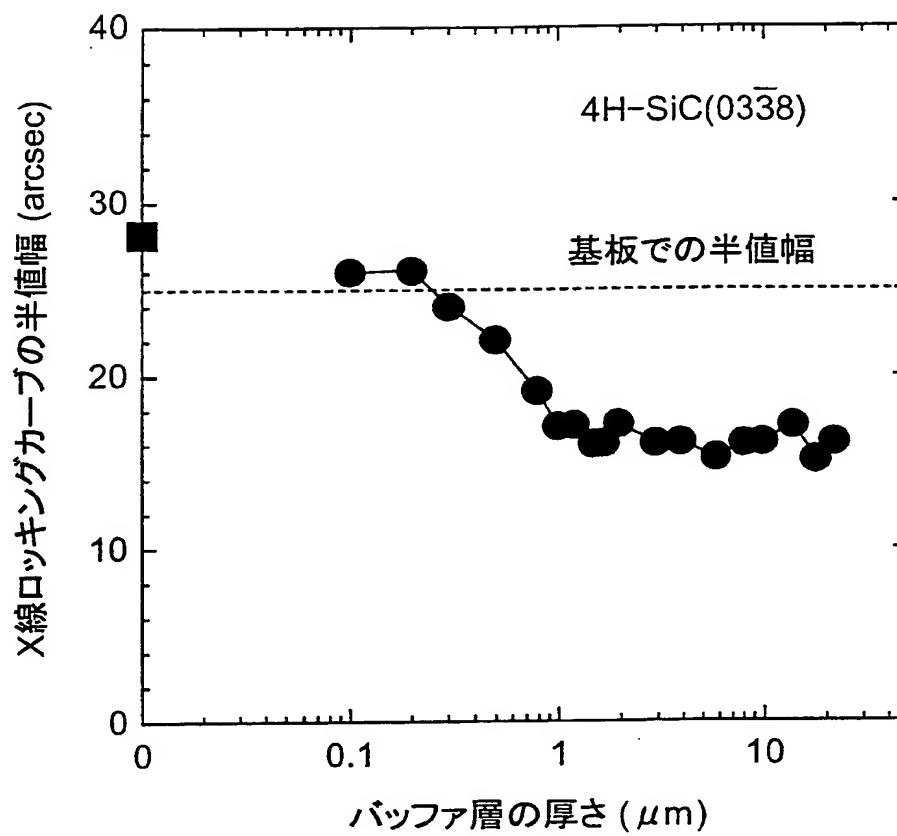


図6

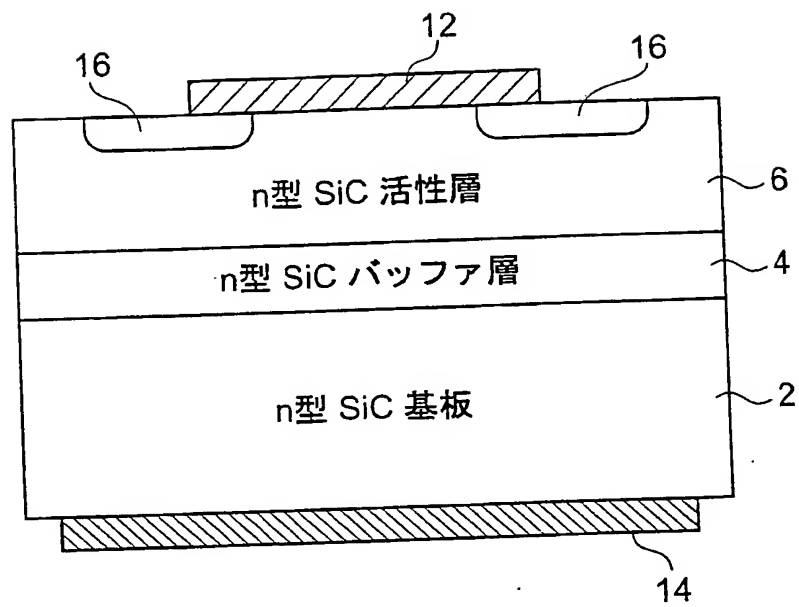


図7

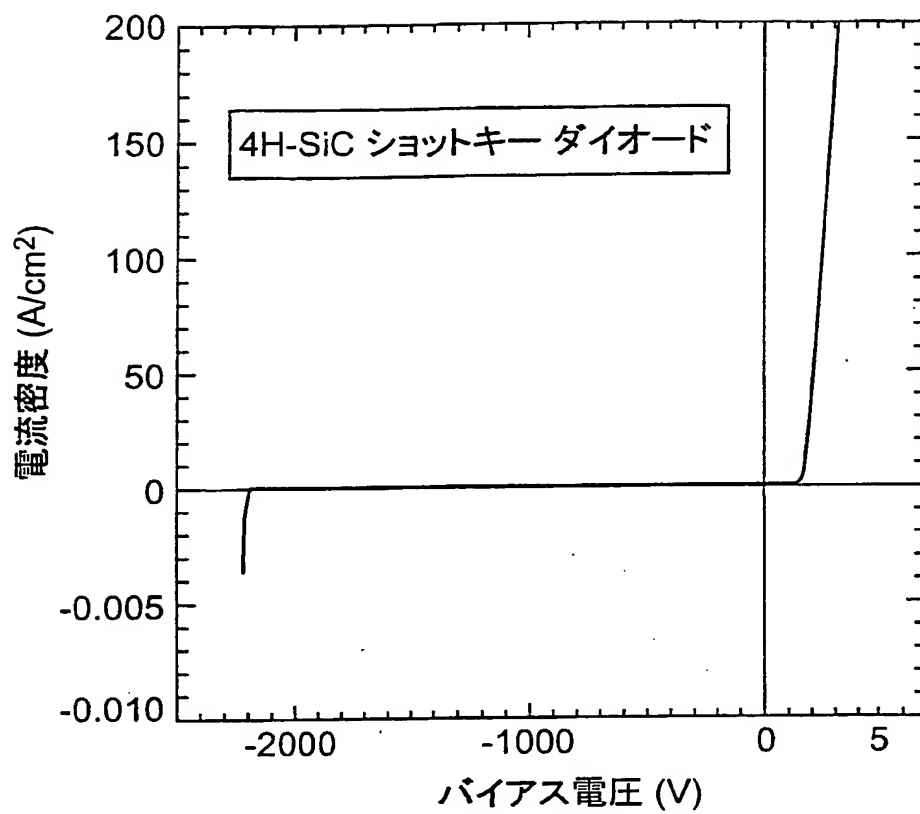


図8

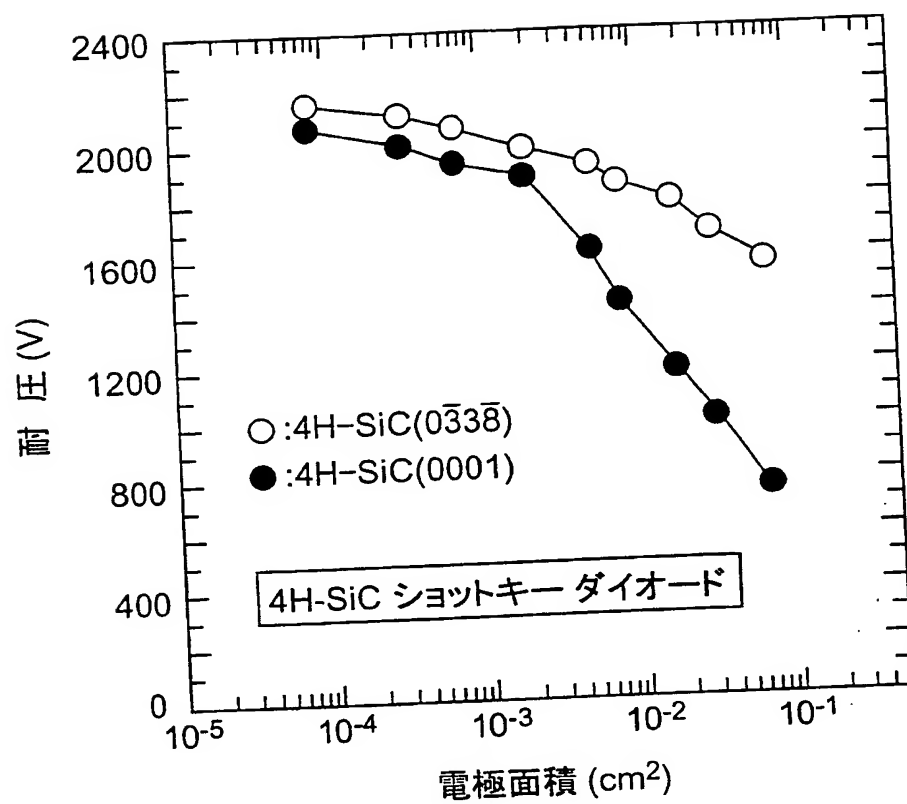


図9

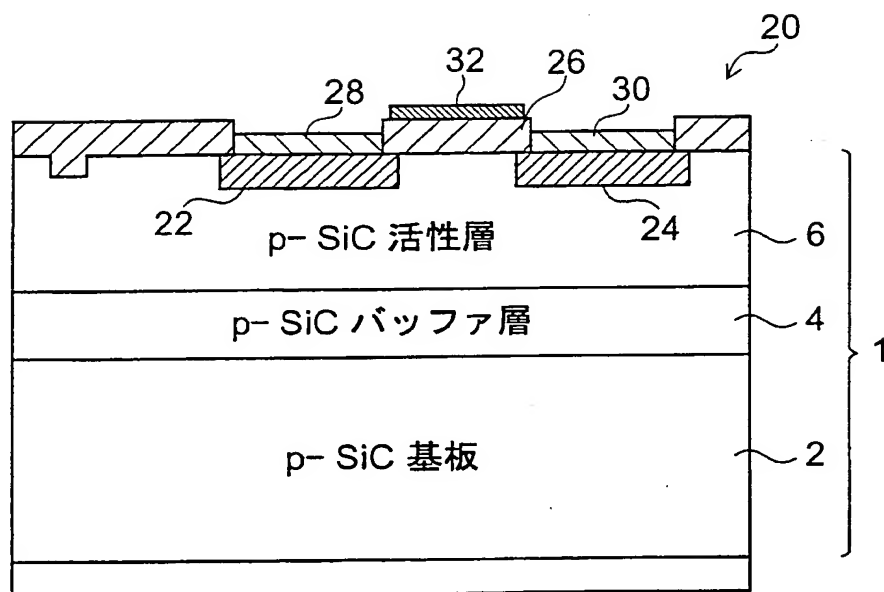


図10

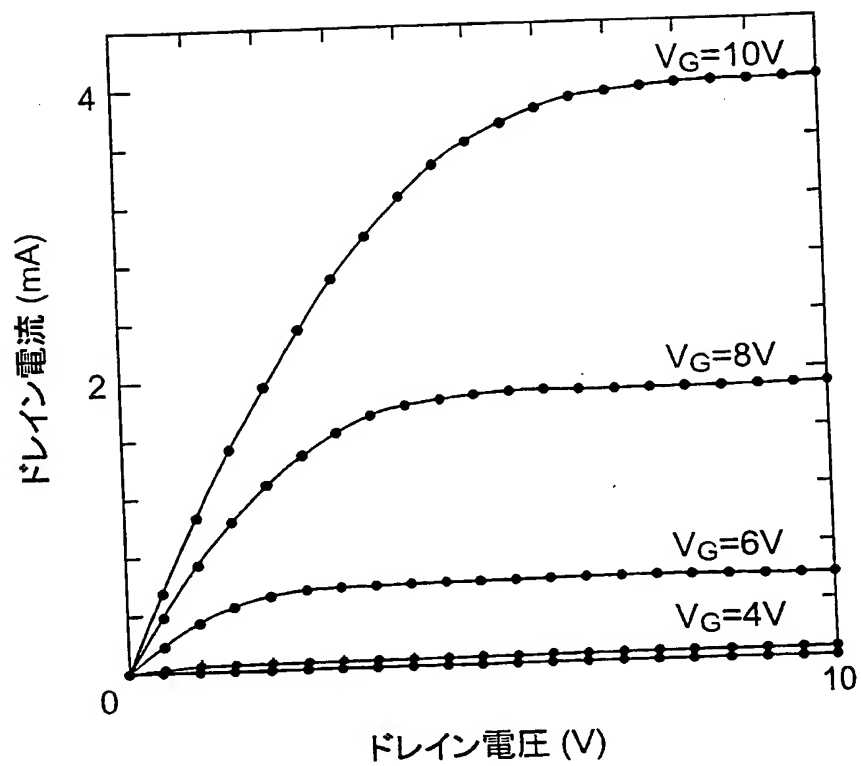


図11

面方位	4H-SiC(0001) 8° オフ		4H-SiC(0338)		4H-SiC(0338)	
電流方向	$\langle 11\bar{2}0 \rangle$	$\langle 1\bar{1}00 \rangle$	$\langle 11\bar{2}0 \rangle$	$\langle 03\bar{3}16 \rangle$	$\langle 11\bar{2}0 \rangle$	$\langle 03\bar{3}16 \rangle$
チャネル移動度 (cm^2/Vs)	4.8	5.6	93	108	96	112
しきい値電圧 (V)	7.9	7.8	2.4	2.5	2.4	2.3

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/06055

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ H01L29/16 H01L29/47 H01L29/78
C30B29/36

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁷ H01L29/16 H01L29/06 H01L21/205 H01L29/78
C30B29/36

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2000
Kokai Jitsuyo Shinan Koho 1971-2000 Jitsuyo Shinan Toroku Koho 1996-2000

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
JOIS (JICST FILE) DIALOG (WPI/L)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 10-17399, A (Nippon Steel Corporation), 20 January, 1998 (20.01.98), Full text; Figs. 2 to 4 (Family: none)	1,12-13
A	JP, 8-245299, A (Sanyo Electric Co., Ltd.), 24 September, 1996 (24.09.96), Column 6, line 47 to Column 7, line 42; Figs. 7 to 8 (Family: none)	1,12-13
A	JP, 2804860, B2 (Nippon Steel Corporation), 17 July, 1998 (17.07.98), Column 4, line 9 to Column 5, line 8; Figs. 2 to 3 (Family: none)	1,12-13
A	JP, 10-182296, A (Nippon Steel Corporation), 07 July, 1998 (07.07.98), Column 3, line 30 to Column 4, line 36 (Family: none)	2-3,12-13
A	JP, 3-171772, A (Sanyo Electric Co., Ltd.), 25 July, 1991 (25.07.91), Full text; Figs. 1, 3 (Family: none)	1-7,9-13

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not
considered to be of particular relevance
"E" earlier document but published on or after the international filing
date
"L" document which may throw doubts on priority claim(s) or which is
cited to establish the publication date of another citation or other
special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other
means
"P" document published prior to the international filing date but later
than the priority date claimed

"T" later document published after the international filing date or
priority date and not in conflict with the application but cited to
understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be
considered novel or cannot be considered to involve an inventive
step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be
considered to involve an inventive step when the document is
combined with one or more other such documents, such
combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search
04 December, 2000 (04.12.00)

Date of mailing of the international search report
12 December, 2000 (12.12.00)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/06055

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 10-107263, A (Fuji Electric Co., Ltd.), 24 April, 1998 (24.04.98), Column 2, line 31 to Column 3, line 37; Column 4, line 46 to Column 5, line 43; Fig. 1 (Family: none)	1,3,7,9,10-13
A	JP, 11-214405, A (Sanyo Electric Co., Ltd.), 06 August, 1999 (06.08.99), Column 1, line 43 to Column 2, line 6; Figs. 7 to 9 (Family: none)	8

国際調査報告

国際出願番号 PCT/JP00/06055

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl.⁷ H01L29/16 H01L29/47 H01L29/78
C30B29/36

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl.⁷ H01L29/16 H01L29/06 H01L21/205 H01L29/78
C30B29/36

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2000年
 日本国登録実用新案公報 1994-2000年
 日本国実用新案登録公報 1996-2000年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)
 JOIS (JICSTファイル) DIALOG (WPI/L)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP, 10-17399, A (新日本製鐵株式会社) 20. 1月. 1998 (20. 01. 98) 全文, 第2-4図 (ファミリーなし)	1,12-13
A	JP, 8-245299, A (三洋電機株式会社) 24. 9月. 1996 (24. 09. 96) 第6欄47行 - 第7欄42行, 図7-8 (ファミリーなし)	1,12-13
A	JP, 2804860, B2 (新日本製鐵株式会社) 17. 7月. 1998 (17. 07. 98)	1,12-13

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」 口頭による開示、使用、展示等に言及する文献
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」 同一パテントファミリー文献

国際調査を完了した日

04. 12. 00

国際調査報告の発送日

12.12.00

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)
 小川 将之

4M 9634

電話番号 03-3581-1101 内線 3461

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
	第4欄第9行-第5欄第8行, 図2-3 (ファミリーなし)	
A	JP, 10-182296, A (新日本製鐵株式会社) 7. 7月. 1998 (07. 07. 98) 第3欄30行-第4欄36行 (ファミリーなし)	2-3, 12-13
A	JP, 3-171772, A (三洋電機株式会社) 25. 7月. 1991 (25. 07. 91) 全文, 第1, 3図 (ファミリーなし)	1-7, 9-13
A	JP, 10-107263, A (富士電機株式会社) 24. 4月, 1998 (24. 04. 98) 第2欄31行-第3欄第37行, 第4欄46行-第5欄43行, 図1 (ファミリーなし)	1, 3, 7, 9, 10-13
A	JP, 11-214405, A (三洋電機株式会社) 6. 8月. 1999 (06. 08. 99) 第1欄43行-第2欄6行, 図7-9 (ファミリーなし)	8

THIS PAGE BLANK (USPTO)

THIS PAGE BLANK (USPTO)